

アナログ電子回路 I 試験問題 (B, C課程) (庄山)

平成19年2月5日(月) 16:40~18:10

1. 図1に示すトランジスタ増幅器について、次の問に答えよ。

- (1) バイアス点を(I_{CQ} , V_{CEQ})と仮定し、トランジスタの直流負荷直線と交流負荷直線の式を求めよ。
- (2) 負荷 R_L に最大対称交流振幅を与えるようにするには、バイアス点をどのように設定したらよいかを述べ、バイアス点(I_{CQ} , V_{CEQ})を求めよ。また、その場合の直流負荷直線と交流負荷直線の関係を図示せよ。
- (3) トランジスタのエミッタ接地電流増幅率を β 、ベース・エミッタ間電圧を V_{BE} とすると、 R_1 , R_2 を決定せよ。但し、 $R_b (= R_1 // R_2) = \beta R_e / 10$ とせよ。
- (4) 上記のように、 $R_b = \beta R_e / 10$ とすると、 β の変化に対してバイアス点の安定化がはかれる理由を説明せよ。
- (5) トランジスタの簡略化モデル(h_{ie} , h_{fe} (又は g_m)以外は無視する)を用いて、増幅器全体の交流小信号等価回路を求めよ。
- (6) 上記の交流等価回路を用いて、電流利得 $A_i = I_L / I_i$ を導出せよ。
- (7) 増幅器の入力抵抗 Z_i および出力抵抗 Z_o を求めよ。

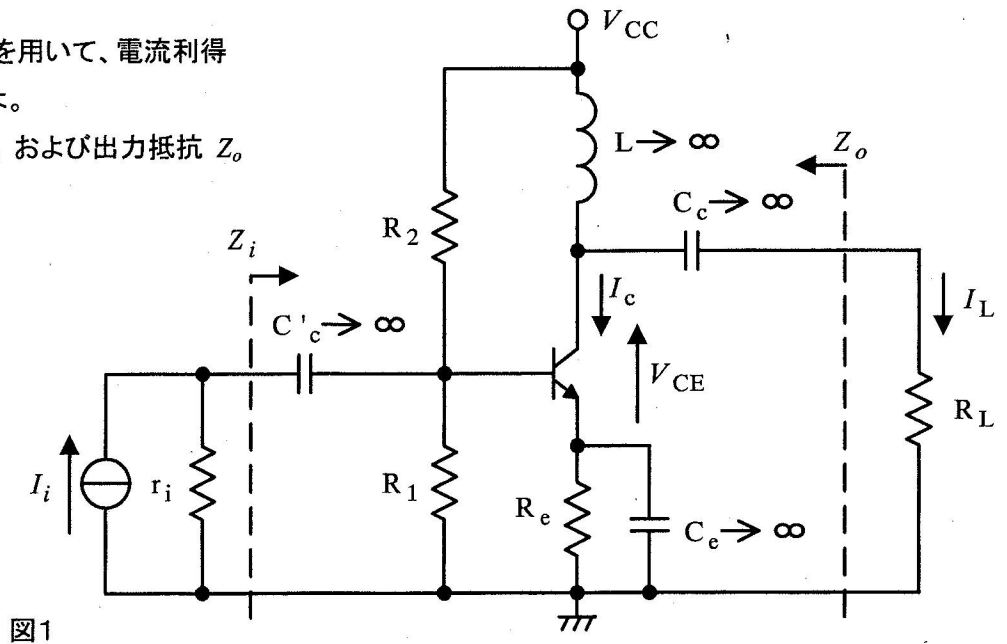


図1

2. 演算増幅器(オペアンプ)を用いた各回路について、以下の問に答えよ。但し、演算増幅器は理想的(即ち入力インピーダンスは無限大、電圧利得も無限大、出力インピーダンスは零)であるとする。

- (1) 図2に示す加算回路の出力電圧 V_o を入力電圧 V_1 , V_2 , V_3 の関数として導出せよ。
- (2) 図3に示す増幅回路の電圧利得($A_v = V_o / V_i$)を導出せよ。但し、 n は $0 \leq n \leq 1$ の範囲にあるとする。次に、 n が $0 \leq n \leq 1$ の範囲で変化するとき、これに対する電圧利得 A_v の変化を図示せよ。

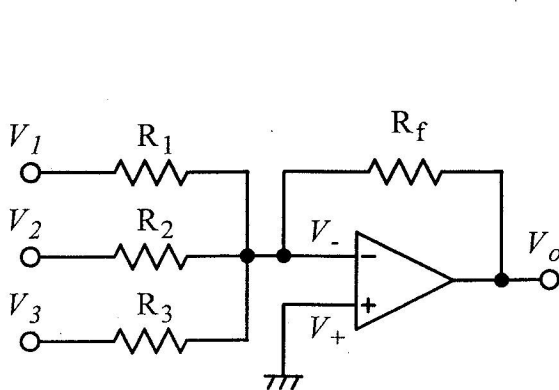


図2

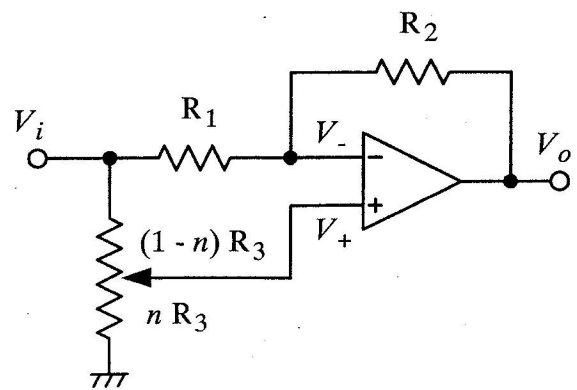


図3