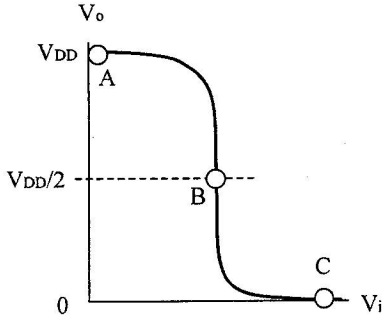


1. デジタル電子回路のテクニカルタームである次の語句を説明せよ。

- | | |
|------------------------|---------------|
| 1) エッジトリガー | 6) スリーステートゲート |
| 2) 伝搬遅延時間 | 7) ノイズマージン |
| 3) ファンアウト | 8) ドナー |
| 4) トランスペアレント | 9) マスタースレーブ |
| 5) MOSトランジスタの抵抗領域と飽和領域 | 10) シュミットトリガー |

2. 下図はCMOSインバータのvoltage transfer curveである。Aは $V_i=0$ V, Bは $V_i=V_{DD}/2$, Cは $V_i=V_{DD}$ に対応する点である。各状態での、pMOS, nMOSの導通状態はどのようにになっているか述べよ。簡単のためにpMOSとnMOSは対称な特性を持つと仮定して良い。



3. 次の論理式をAND, OR, NOTゲートを用いて実現せよ。

$$f_1(A,B,C) = \sum(1,2,3,7)$$

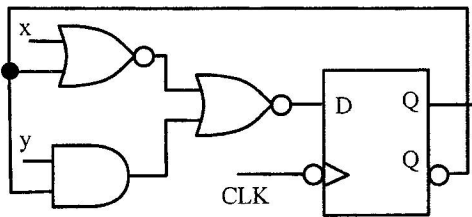
$$f_2(A,B,C) = \sum(1,2,4,7)$$

$$f_3(A,B,C,D) = \sum(0,1,3,5,7,8,11,15)$$

次に、 $f_1(A,B,C)$ をNANDゲートのみで実現せよ。

4. 4入力 I_3, I_2, I_1, I_0 を持つプライオリティエンコーダを設計せよ。

5. 次の回路の状態遷移表を求めよ。また、 Q_{n+1} を表す出力方程式を示せ。



6. 図のようなY字路があって、入り口はA, Bの2つ、出口はC 1つである。Aから入った人は必ずCから出る。Bから入った人も必ずCから出る。人の通行は多くなく、2名以上が同時にY字路を通ることはない。

$s_1 \sim s_3$ はセンサで、そこを人が通っている間は1を出力する。例えば、 $A \rightarrow C$ と人が通れば、 $s_1=1$ のパルスが出力され、しばらくして $s_3=1$ のパルスが出力される。Cから出た人が、Aから入ってきたのか、Bから入ってきたのかを識別する回路を作りたい。ただし、 s_1 と s_3 、 s_2 と s_3 のセンサの位置は十分離れているので、人が如何に速く走っても同時に1となることはないとする。

1) どのような方法を用いればよいか？

2) それを実現するための回路の概略を示せ。(回路は完結していなくても良いが、センサの出力 $s_1 \sim s_3$ からどのように識別する出力を得るのがわかるように示すこと。)

