

集積回路工学演習

by 宮尾

演習 1

- (1) 「MOS デバイスの比例縮小則(スケーリング)」の意味を説明せよ。
- (2) MOS デバイスが「電界一定比例縮小則」に従う場合、チャンネル長(L)を $1/K$ とした時、ドレイン電流 I_D 、信号伝達速度及び消費電力は何倍になるかを計算せよ。必要に応じて以下の式をヒントとせよ。

$$I_D \propto (W/L) \mu C_{ox}(V_G - V_T)V_D, \text{ 遅延時間} \propto C_{ox}AV/L, \text{ 消費電力} \propto VI$$

但し $C_{ox}A$ は配線容量、即ち A は配線面積である。

- (3) MOS デバイス微細化の潮流に支えられ集積回路は進歩してきた。MOS デバイスの微細化が集積回路工学にどのようなメリットを産み出したかを集積回路性能及び価格の点から簡単に説明せよ。

演習 2

- (1) MOS 電界効果トランジスタ(MOSFET)はキャリアが電子(n チャンネル)か正孔(p チャンネル)か、又エンハンスメント(ノーマリオフ)形かデプリーション(ノーマリオン)形かで4種類に分類される。これら4種類のMOSFETに関し、横軸(X軸)をゲート電圧(V_G)、縦軸(Y軸)をドレイン電流(I_D)に取り、各々のトランジスタ特性を模式的に示せ。
- (2) Nチャンネルデプリーション形MOSFETのしきい値電圧(V_T)を正の方向に移動させたい。ドナー不純物あるいはアクセプター不純物のいずれをイオン注入すれば良いかを答えよ。
- (3) 上記問題においてイオン注入に適切な不純物はP(りん)、B(ボロン)のいずれかを答えよ。
- (4) 上記問題において、しきい値電圧(V_T)を2.0Vだけ正の方向に移動したい。500Å(50nm)のゲート酸化膜を通してイオン注入を行うとして、移動に必要なドーズ量(イオン注入量)を求めよ。尚、注入されたイオンは全てが有効に働くものとする。計算に際しては以下の物理量を用いよ。

$$\text{電子の電荷量} : 1.6 \times 10^{-19} \text{ C}$$

$$\text{酸化膜の誘電率} : 4 \times 8.9 \times 10^{-14} \text{ F/cm}$$

又、必要に応じて以下の式をヒントとせよ。

$$q \cdot N_{\text{dose}} = \Delta V_T \cdot C_{ox}$$

演習 3

$F=A \cdot B+C \cdot D$ で表される論理式がある。この論理式を構成しうる回路をトランジスタ4個と抵抗1個を用いて考案し、その回路図を記載せよ。

演習 4

- (1) インバータ回路を(a)トランジスタ1個と抵抗1個、及び(b)トランジスタ2個を用いて考案し、その回路図を記載せよ。回路図の中には、用いたトランジスタがエンハンスメント形であるのか、デプリーション形であるのかを明記の事。
- (2) 上記の回路において、回路(b)が回路(a)よりも優れる点を記述せよ。

演習 5

(1) 半導体集積回路の1チップの製造原価 Γ を与える式を下記のA,B,C,V,W,Yを用いて導出せよ。

- A: 生産設備、施設、建物等の費用
- B: 半導体集積回路の研究開発・設計に要した費用
- C: 1ウエハー当たりの直接生産費 (含、材料費・エネルギー費・人件費)
- V: 1ウエハーに含まれるチップ数
- W: 生産設備・施設・建物等が償却される迄に生産されるウエハーの総枚数
- Y: チップの歩留まり

(2) 1チップの製造原価 Γ を低減する為に、開発担当者・生産現場は何をすれば良いか? 上式を参考にして成すべき事柄を3項目記述せよ。

演習 6

(1) 半導体メモリはMOSメモリとバイポーラメモリに大別される。現在は集積度に優れるMOSメモリが主流である。MOSメモリを下表に分類して示す。空欄(a)~(e)を用語欄の言葉を参考にして埋めよ。

MOSメモリ 集積回路	(a)	Dynamic RAM(DRAM)	
		(c)	
	(b)	(d)	
		不揮発性メモリ (nonvolatile memory)	EPROM(Electrically Programmable Read Only Memory)
			(e) フラッシュメモリ

用語欄

- ・ Static RAM(SRAM)、
- ・ 読み出し専用メモリ(ROM: Read Only Memory)、
- ・ マスク ROM、
- ・ 随意読み出しメモリ(RAM: Random Access Memory)、
- ・ EEPROM(Electrically Erasable Programmable Read Only Memory)、

(2) Static RAM(SRAM)の基本構造を書き、その動作原理を簡単に説明せよ。

演習 7

次の(1)~(5)の中から3項目を選び、選択番号/選択項目を記入の上、各項目に関し知りうるところを200字程度で説明せよ。

- (1) CMOS集積回路
- (2) MOSデバイスの比例縮小則 (スケーリング則)
- (3) リソグラフィ
- (4) イオン注入法 (イオン打ち込み法)
- (5) 計算機支援設計 (CAD : Computer Aided Design)