

## 演習問題 @2006

### 問題1. 下記の設問に答えよ。

- (1) 半導体では抵抗率が金属と絶縁体の中間にあり、抵抗率の温度係数が負の現象(温度の上昇と共に抵抗率が減少)が生じる。その理由を簡単に説明せよ。
- (2) n型半導体、p型半導体及び真性半導体のバンド構造をフェルミ準位に注意して模式的に示せ。
- (3) シリコン(Si)に不純物濃度の異なるリン(P)を添加する[(a)  $1 \times 10^{18} \text{m}^{-3}$  程度以下と低い場合、(b)  $1 \times 10^{22} \text{m}^{-3}$  程度以上と高い場合]。伝導帯底とフェルミ準位のエネルギー差はいづれの場合の方が小さいかを答えよ。
- (4) 直接遷移型半導体のバンド構造を模式的に示せ。この場合、横軸を波数  $k$ 、縦軸をエネルギー  $E$  で表示する事。また、このバンド構造を取る代表的な半導体の一つあげよ。
- (5) 間接遷移型半導体のバンド構造を模式的に示せ。この場合、横軸を波数  $k$ 、縦軸をエネルギー  $E$  で表示する事。また、このバンド構造を取る代表的な半導体の一つあげよ。

### 問題2. 下記の設問に答えよ。

- (1) 長さ  $6.0 \times 10^{-2} \text{m}$  の n 型 Si 結晶の両端に 30V の電圧を加えた時の電子のドリフト速度及び電子が両端を移動するのに要する時間を求めよ。但し、電子移動度は  $0.14 \text{m}^2/\text{Vs}$  とする。
- (2) 長さ  $3 \times 10^{-2} \text{m}$  の半導体結晶の一端から少数キャリアを注入した処、長さ方向に  $10^{-3} \text{m}$  離れた点迄ドリフトするのに  $8.32 \mu\text{s}$  を要した。キャリアの移動度を求めよ。但し印加電圧は 20V である。
- (3)  $2 \times 10^{19} \text{m}^{-3}$  のリン(P)原子を含む n 型の Si 結晶がある。この Si 結晶中の室温における電子及び正孔の濃度を求めよ。但し、室温での Si の真性キャリア濃度は  $1.5 \times 10^{16} \text{m}^{-3}$  とする。
- (4)  $4 \times 10^{19} \text{m}^{-3}$  のボロン(B)原子と  $2 \times 10^{19} \text{m}^{-3}$  のリン(P)原子を含む Si 結晶がある。この Si 結晶中の室温における電子及び正孔の濃度を求めよ。但し、室温での Si の真性キャリア濃度は  $1.5 \times 10^{16} \text{m}^{-3}$  とする。
- (5) p 領域の多数キャリア密度を  $10^{22} \text{m}^{-3}$ 、n 領域の多数キャリア密度を  $2.5 \times 10^{20} \text{m}^{-3}$  とする pn 接合において、p 領域の空乏層の幅が  $1 \mu\text{m}$  の時、n 領域の空乏層の幅を求めよ。

問題 3.           バイポーラトランジスタに関して下記の設問に答えよ。

- (1) エミッタ(E), ベース(B), コレクタ(C)からなる npn バイポーラトランジスタがある。E-B を np 接合、B-C を pn 接合と考えた時、通常の動作状態(活性状態)における各接合のバイアス条件を答えよ。
- (2) npn バイポーラトランジスタに関して、(a)外部から電圧を印加していない熱平衡状態でのバンド図、及び(b)バイアス電圧を印加した活性状態でのバンド図をフェルミ準位を考慮して描け。
- (3) トランジスタのベース接地電流増幅率を向上するには、エミッタからベースに注入された少数キャリアを効率よくコレクタへと到達させる必要がある。この為にはベースの不純物濃度を高くすべきか低くすべきか?理由と共に答えよ。
- (4) シリコン(Si)を用いて、高周波に適するバイポーラトランジスタを実現するには、nnpn トランジスタとするべきか pnp トランジスタとするべきか?理由と共に答えよ。

問題 4.

チャンネル長(ゲート長)が  $L$ 、チャンネル幅(ゲート幅)が  $W$ 、ゲート酸化膜容量が  $C_{ox}$  の n チャンネル MOSFET (MOS 型電界効果トランジスタ)がある。ソース・ゲート間に正のゲート電圧  $V_{GS}$  を印加し、ソース・ドレイン間に正のドレイン電圧  $V_{DS}$  を加えると電子が誘起されチャンネル内をソースからドレインへと流れる。このような n チャンネル MOSFET に関して下記の設問に答えよ。尚、ソースからドレイン方向の位置  $x$  に関してはソース端を  $x=0$ 、ドレイン端を  $x=L$  とせよ。

- (1) MOSFET のしきい値電圧を  $V_{th}$ 、チャンネルの  $x$  点における電位を  $V(x)$  とした時、チャンネルの電子の電荷密度  $Q_n(x)$  を式で示せ。
- (2) チャンネル内の電子の移動度を  $\mu$  とした時、ドレイン電流  $I_D$  を式で示せ。なお、移動度  $\mu$  はチャンネル内で一定の値を持つものとする。

- (3) 以上を基にして、ドレイン電流  $I_D$  が

$$I_D = (W/L) \mu C_{ox} [(V_{GS} - V_{th})V_{DS} - (1/2)V_{DS}^2]$$

として書き表される事を示せ。但し、ソース、ドレイン間でチャンネルは均一に形成されているものとせよ。

- (4) 飽和領域においてはドレイン電流  $I_D$  は

$$I_D = (1/2) (W/L) \mu C_{ox} (V_{GS} - V_{th})^2$$

と書き表す事ができる。飽和領域における MOS トランジスタの相互コンダクタンス  $g_m$  を求めよ。

- (5) 相互コンダクタンス  $g_m$  の値を大きくするには以下の物理量をどの様に変化させれば良いかを答えよ。

- (a) ゲート幅とゲート長の関係
- (b) ゲート酸化膜の厚さ

## 演習問題 @2005

[問題 1]. 半導体の特性に関して下記の設問に答えよ。

- (1) 「半導体の電気抵抗率が絶縁体と金属の間にある理由」を簡単に説明せよ。
- (2) n 型不純物半導体のキャリア濃度は温度によって大きく変化する。キャリア濃度  $n$  の対数を縦軸 (Y 軸) に、絶対温度  $T$  の逆数を横軸 (X 軸) に取って両者の関係を模式的に図示せよ。特に高温、中温、低温領域における様子が判る様に注意せよ。
- (3) 長さ  $4 \times 10^{-2} \text{m}$  の半導体結晶の一端から少数キャリアを注入した処、長さ方向に  $10^{-2} \text{m}$  離れた点迄ドリフトするのに  $40.0 \mu\text{s}$  を要した。キャリアの移動度を求めよ。但し印加電圧は  $20 \text{V}$  である。
- (4) 長さ  $2.5 \times 10^{-2} \text{m}$  の n 型 Si 結晶の両端に  $30 \text{V}$  の電圧を加えた時、電子が両端を移動するのに要する時間を求めよ。但し、電子移動度は  $0.14 \text{ m}^2/\text{Vs}$  とする。

[問題 2]. pn 接合及びバイポーラトランジスタに関して下記の設問に答えよ。

- (1) 2 種類の pn 接合 ((a) (b)) が有るとする [(a) アクセプター濃度及びドナー濃度が共に低い接合、(b) アクセプター濃度及びドナー濃度が共に高い接合]。pn 接合の拡散電位は (a), (b) のいずれのケースの方が大きな値となるかを答えよ。
- (2) p 領域の多数キャリア密度を  $10^{22} \text{ m}^{-3}$ 、n 領域の多数キャリア密度を  $2.25 \times 10^{20} \text{ m}^{-3}$  とする pn 接合において、p 領域の空乏層の幅が  $1 \mu\text{m}$  の時、n 領域の空乏層の幅を求めよ。
- (3) エミッタ (E), ベース (B), コレクタ (C) からなる npn バイポーラトランジスタがある。  
①外部から電圧を印加していない熱平衡状態でのバンド図、及び②バイアス電圧を印加した活性状態 (通常動作状態) でのバンド図をフェルミ準位を考慮して描け。
- (4) バイポーラトランジスタを高周波に適したトランジスタとするには npn トランジスタと pnp トランジスタのいずれが好適か? 好適なトランジスタを答えよ。
- (5) トランジスタのベースを接地した時の電流増幅率を  $\alpha$ 、エミッタを接地した時の電流増幅率を  $\beta$  とする。この時、エミッタ接地電流増幅率 ( $\beta$ ) をベース接地電流増幅率 ( $\alpha$ ) で表せ。ここで、コレクタ電流を  $I_C$ 、ベース電流を  $I_B$ 、エミッタ電流を  $I_E$  とすると、 $\alpha = I_C/I_E$ 、 $\beta = I_C/I_B$  である。

[問題 3] p 型シリコン基板に形成された理想的な MOS (Metal-Oxide-Semiconductor) 構造に関して下記の設問に答えよ。

- (1) 金属と半導体間に印加するバイアス電圧(V)を変化する事により、キャリアの蓄積、空乏、反転等の状態が形成される。①蓄積、②空乏、③反転の各々の状態に対応するバンド図(エネルギー帯図)を示せ。図には、金属のフェルミ・エネルギーの位置( $E_{FM}$ )、シリコンのフェルミ・エネルギーの位置( $E_F$ )及び印加バイアスの大きさ(V)も記入する事。但し電荷素量を  $q$  とせよ。
- (2) 金属と半導体間に印加するバイアス電圧(V)を変化する事により、MOS 構造の静電容量は変化する。高周波測定により得られる静電容量の変化の様子をバイアス電圧(V)の関数として図示せよ。図には、キャリアの①蓄積、②空乏、③反転の各々の状態に対応する領域を明示せよ。

[問題 4]. チャネル長(ゲート長)が  $L$ 、チャネル幅(ゲート幅)が  $W$ 、ゲート酸化膜容量が  $C_{ox}$  の n チャネル MOSFET (MOS 型電界効果トランジスタ)がある。ソース・ゲート間に正のゲート電圧  $V_{GS}$  を印加し、ソース・ドレイン間にドレイン電圧  $V_{DS}$  を加えると電子が誘起されチャネル内をソースからドレインへと流れる。このような n チャネル MOSFET に関して下記の設問に答えよ。尚、ソースからドレイン方向の位置  $x$  に関してはソース端を  $x=0$ 、ドレイン端を  $x=L$  とせよ。

- (1) MOSFET のしきい値電圧を  $V_{th}$ 、チャネルの  $x$  点における電位を  $V(x)$  とした時、チャネルの電子の電荷密度  $Q_n(x)$  を式で示せ。
- (2) チャネル内の電子の移動度を  $\mu$  とした時、ドレイン電流  $I_D$  を式で示せ。なお、移動度  $\mu$  はチャネル内で一定の値を持つものとする。
- (3) 以上を基にして、ドレイン電流  $I_D$  が

$$I_D = (W/L) \mu C_{ox} [(V_{GS} - V_{th})V_{DS} - (1/2)V_{DS}^2]$$

として書き表される事を示せ。但し、ソース、ドレイン間でチャネルは均一に形成されているものとせよ。

- (4) 飽和領域においてはドレイン電流  $I_D$  は

$$I_D = (1/2) (W/L) \mu C_{ox} (V_{GS} - V_{th})^2$$

と書き表す事ができる。飽和領域における MOS トランジスタの相互コンダクタンス  $g_m$  を求めよ。尚、相互コンダクタンスとは「ゲート電圧を変化させた時のドレイン電流の変化率」を意味する物理量である。

- (5) 相互コンダクタンス  $g_m$  の値を大きくするには以下の物理量をどの様に変化させれば良いかを答えよ。

- ① ゲート幅とゲート長の関係
- ② ゲート酸化膜の厚さ